PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2002-016329

(43) Date of publication of application: 18.01.2002

(51)Int.CI.

H05K 1/03 C04B 35/18

H01L 23/13 H05K 3/00 H05K 3/46

(21)Application number: 2000-197387

(71)Applicant: KYOCERA CORP

(22)Date of filing:

29.06.2000

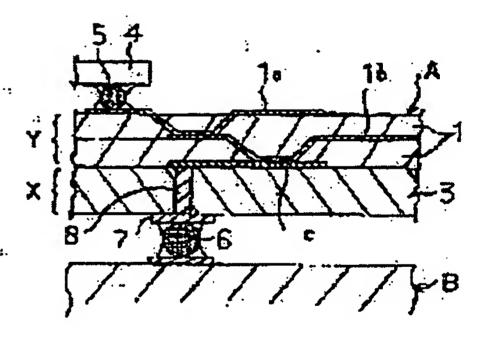
(72)Inventor: TERASHI YOSHITAKE

(54) WIRING BOARD AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a wiring board that has a smoothing surface, and an insulating board where a fine thin-film wiring layer with low resistance and uniform thickness is formed.

SOLUTION: A wiring board X where a thin-film wiring layer 1 is formed is manufactured. In this case, the thin-film wiring layer 1 contains a glass phase containing SiO2, Al2O3, MgO, SrO, and CaO, diopside—type oxide crystal phase, and at least one kind of crystal phases selected from a group of at least Al2O3, MgSiO3, AlN, and MgTiO3, and also contains at least one kind selected from a group of Cu, Ag, and Au on the surface of an insulating board 3 made of ceramics with an opening porosity of 0.3% or less.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

BEST AVAILABLE COPY

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出顧公開番号

特開2002-16329

(P2002-16329A)

(43)公開日 平成14年1月18日(2002.1.18)

(51) Int.Cl. ⁷		識別記号	FI			テーマコート*(参考)・		
H05K	1/03	6 1 0		H05	K 1/03		610D	4G030
C 0 4 B	35/18				3/00		R	5 E 3 4 6
H01L	23/13				3/46		T	
H05K	3/00						. S	
	3/46						Н	
			審査請求	未開求	請求項の数8	OL	(全 8 頁)	最終頁に続く

(21)出願番号

特願2000-197387(P2000-197387)

(22)出願日

平成12年6月29日(2000.6.29)

(71)出額人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72)発明者 寺師 吉健

鹿児島県国分市山下町1番4号 京セラ株

式会社総合研究所内

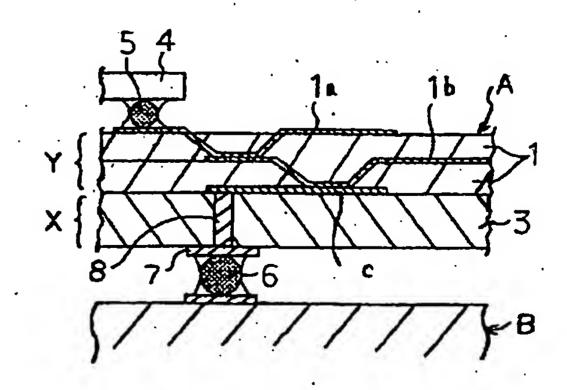
最終頁に続く

(54) [発明の名称] 配線基板およびその製造方法

. (57)【 要約】

【 課題】平滑な表面を有し、微細、低抵抗、均一な厚み の薄膜配線層を形成した絶縁基板を具備する配線基板を 提供する。

【解決手段】Si O2、Al 2O3、Mg O、Sr OおよびCa Oを含むガラス相およびディオプサイド型酸化物結晶相と、少なくともAl 2O3、Mg Si O3、Al N、Mg Ti O3の群から選ばれる少なくとも1種の結晶相とを含有し、開気孔率O. 3%以下のセラミックスからなる絶縁基板3の表面に、Cu、Ag およびAuの群から選ばれる少なくとも1種を含有する薄膜配線層1を形成した配線基板Xを作製する。



2

【特許請求の範囲】

【 請求項1 】Si O2、Al 2O3、Mg O、Sr OおよびCa Oを含むガラス相およびディオプサイド型酸化物結晶相と、少なくともAl 2O3、Mg Si O3、Al N、Mg Ti O3の群から選ばれる少なくとも1種の結晶相とを含有し、開気孔率O.3%以下のセラミックスからなる絶縁基板の表面に、Cu、Ag およびAuの群から選ばれる少なくとも1種を含有する薄膜配線層を形成してなることを特徴とする配線基板。

【 請求項2 】前記薄膜配線層が形成される前記絶縁基板 10 の表面の焼肌面での表面粗さ(Ra)が0.1 μm以下であることを特徴とする請求項1.記載の配線基板。

【 請求項3 】前記絶縁基板の6 0 ~7 7 GHz における 誘電損失が5 0 ×1 0 ⁻⁴以下であることを特徴とする請 求項1 または2 記載の配線基板。

【 請求項4 】前記絶縁基板表面に形成される薄膜配線層の110GHz 以下における伝送特性S 21が-1.5d B/c m以下であることを特徴とする請求項1乃至3のいずれか記載の配線基板。

【 請求項5 】前記絶縁基板が複数層形成され、かつ該絶 20 縁基板間にCuまたはAgを主成分とする内部配線層を 形成してなることを特徴とする請求項1 乃至3 のいずれ か記載の配線基板。

【 請求項6 】 Si O2、Al 2O3、Mg O、Sr OおよびCa Oを含むディオプサイド型酸化物結晶相を析出可能なガラスを40~95 重量%と、フィラーとして少なくともAl 2O3、Mg Si O3、Al N、Mg Ti O3の群から選ばれる少なくとも1種を5~60重量%との割合で含有する混合物を成形してグリーンシートを作製し、800~1000℃にて0.2~5時間加熱して焼 30成し、開気孔率0.3%以下のセラミックスからなる絶縁基板を作製した後、薄膜形成法によって、該絶縁基板の表面に、Cu、Ag およびAuの群から選ばれる少なくとも1種を含有する薄膜配線層を形成することを特徴とする配線基板の製造方法。

【 請求項7 】前記ガラスが、Si O230~55重量% と、Al 2O34~15重量%と、Mg O14~30重量%と、Ca O5~20重量%と、Sr O10~25重量%とからなることを特徴とする請求項6記載の配線基板の製造方法。

【 請求項8 】前記グリーンシート 表面にCu またはAg を含有する導体配線層を形成して積層後、焼成して内部 配線層を形成することを特徴とする 請求項6 または7 記載の配線基板の製造方法。

【発明の詳細な説明】

[0001]

【 発明の属する技術分野】本発明は、絶縁基板の表面に 薄膜配線層が形成された配線基板に関し、特に、薄膜配 線層が良好に形成可能な平滑な表面を有する絶縁基板を 具備する配線基板およびその製造方法に関するものであ 50

[0002]

る。

【従来技術】従来、配線基板は、例えば、アルミナ質セラミックス等によって形成された絶縁基板と、この絶縁基板の表面および/または表面に同時焼成されたメタライズ配線層とを有し、また、絶縁基板表面に低抵抗で微細なパターンの配線が可能な薄膜配線層を形成するには、例えば前記絶縁基板表面を研磨して平滑にした後、該絶縁基板表面に薄膜形成法によって、クロム、チタン、タンタル、銅などの金属からなる薄膜配線層とポリイミド等の有機高分子材料からなる絶縁膜を積層することによって形成される。

【 0 0 0 3 】ここで、配線基板を構成する絶縁基板はその焼成温度が約1 6 0 0 ℃と高温であるために絶縁基板内部に形成されるメタライズ配線層としては、高融点金属のタングステン、モリブデン等が用いられる。

【 0 0 0 4 】前記のような従来の絶縁基板を構成するアルミナ質セラミックスは、その誘電率が高く、信号の高速な伝播が行なえない。さらに、メタライズ配線層を構成する上記高融点金属はその電気抵抗が高いので、同様に高速に信号を伝播させることが出来ない。そこで、誘電率が低くかつ焼成温度が1 0 0 0 ℃以下の低温焼成可能なガラスセラミックスを絶縁基板とし、導体として電気抵抗の低いCu やAg を用いることが提案されている。

【0005】例えば、本出願人は特開平10-2121 36号公報において、リチウム珪酸系等のガラスとSi O2系のフィラーとの混合物を含むグリーンシート表面 にCuの導体配線層を形成して1000℃以下で焼成し て配線基板を作製することを提案した。

[0006]

【 発明が解決しようとする課題】しかしながら、絶縁基板を上記リチウム珪酸系等のガラスとSi O2系のフィラーとを含むガラスセラミックスで構成した場合では、絶縁基板中に多量のボイドが存在し基板表面の平滑性が損なわれることから、表面に形成する薄膜配線層の位置精度が低下して微細配線化することができず、また、均一な厚みの薄膜配線層を形成することができず、配線層内を伝送する信号のインピーダンス特性が悪化して高周後信号の反射が大きくなって信号を良好に伝送することができないという問題があった。

【 0 0 0 7 】また、ボイドにより基板の平滑性が損なわれる結果、高周波信号が主に通過する薄膜配線層界面の凹凸が大きくなって高周波帯での配線抵抗が増加することから、導体損失が増大して高周波信号の伝送特性が悪くなるという問題もあった。

【 0 0 0 8 】従って、本発明は、表面に、微細かつ均一な厚みを有する薄膜配線を被着形成し、特に高周波信号の導体損失を小さくすることができる絶縁基板を有する配線基板およびその製造方法を提供することを目的とす

3

るものである。

[0009]

【課題を解決するための手段】本発明者は、上記の課題に対して種々検討を行なった結果、Si O2、Al 2O3、Mg O、Sr OおよびCa Oを含むディオプサイド型酸化物結晶相を析出可能なガラスと、フィラーとして少なくともAl 2O3、Mg Si O3、Al N、Mg Ti O3の群から選ばれる少なくとも1種との混合物を、成形後、焼成したボイドの少ない絶縁基板表面に薄膜配線層を形成することによって、微細で、低抵抗で、良好 10なインピーダンス特性を有し、高周波信号の導体損失を低減することができる配線層を有する配線基板を作製できることを知見した。

【 0 0 1 0 】 すなわち、本発明の配線基板は、S i O 2、Al 2O3、Mg O、S r OおよびCa Oを含むガラス相およびディオプサイド型酸化物結晶相と、少なくともAl 2O3、Mg S i O3、Al N、Mg T i O3の群から選ばれる少なくとも1種の結晶相とを含有し、開気孔率0.3%以下のセラミックスからなる絶縁基板の表面に、Cu、Ag およびAuの群から選ばれる少なくと 20も1種を含有する薄膜配線層を形成してなることを特徴とするものである。

【 0011】ここで、前記薄膜配線層が形成される前記 絶縁基板の表面の焼肌面での表面粗さ(Ra)が0.1 μ m以下であることが望ましく、また、前記絶縁基板の $60\sim77$ GHz における誘電損失が 50×10^{-4} 以下、前記絶縁基板表面に形成される薄膜配線層の110 GHz 以下における伝送特性 S_{21} が-1.5 d B/c m 以下であることが望ましい。

【0012】さらに、前記絶縁基板が複数層形成され、かつ該絶縁基板間にCuまたはAgを主成分とする内部配線層を形成してなることが望ましい。

【 0013】また、本発明の配線基板の製造方法は、S i O2、Al 2O3、Mg O、Sr OおよびCa Oを含むディオプサイド型酸化物結晶相を析出可能なガラスを4 0~95 重量%と、フィラーとして少なくともAl 2O3、Mg Si O3、Al N、Mg Ti O3の群から選ばれる少なくとも1種を5~60重量%との割合で含有する混合物を成形してグリーンシートを作製し、800~1000℃にて0.2~5時間加熱して焼成し、開気孔 40率0.3%以下のセラミックスからなる絶縁基板を作製した後、薄膜形成法によって、該絶縁基板の表面に、C u、Ag およびAuの群から選ばれる少なくとも1種を含有する薄膜配線層を形成することを特徴とするものである。

【 0014】ここで、前記ガラスが、Si O230~5 5 重量%と、Al 2O34~15 重量%と、Mg O14~ 30 重量%と、Ca O5~20 重量%と、Sr O10~ 25 重量%とからなることが望ましい。

【 0 0 1 5 】また、前記グリーンシート表面にCuまた 50 に0.05 µm以下であることが望ましい。

はAgを含有する導体配線層を形成して積層後、焼成して内部配線層を形成することが望ましい。

[0016]

【 発明の実施の形態】以下、本発明について実施例を示す添付図面に基づき詳細に説明する。図1 は、本発明の配線基板の応用の一例である多層配線基板からなる半導体素子収納用パッケージの表面に形成される多層配線層の構造を説明するための一部拡大断面図である。

【0017】かかる構成についてさらに詳細に説明する と、図1 に示すように、パッケージAは、配線基板Xと その表面に形成される薄膜金属層1と絶縁膜2との積層 構造からなる多層配線層Yとから構成され、多層配線層 Y は配線基板X の絶縁基板3 表面に、薄膜金属層-絶縁 膜ー・・・一絶縁膜ー薄膜金属層の順で、薄膜金属層と 絶縁膜とが交互に積層された構造からなり、図1 によれ ば薄膜金属層1 a 、1 b 、1 c が形成されており、絶縁 膜2 の一部が除去された位置にて、薄膜金属層1 a -1 b、1b-1cとが電気的に接続された構造からなる。 そして、半導体素子4の電極端子5は、この多層配線層 Yの最表面の薄膜金属層1 a に実装接続されている。 【0018】本発明によれば、上記の構造のパッケージュ Aを構成する多層配線基板において、絶縁基板3 がSi O2、Al 2O3、Mg O、Sr OおよびCa Oを含むガ ラスおよびディオプサイド型酸化物結晶相と、フィラー として、Al 2O3、Mg Si O3、Al N、Mg Ti O3 の群から選ばれる少なくとも1種とを含有し、開気孔率 0.3%以下のガラスセラミックスからなることが大き な特徴である。

【 0019】本発明によれば、Si O2、Al 2O3、M g O、Ca Oを含み、Ca (Mg, Al) (Si, A 1)206のディオプサイド型酸化物結晶相を析出可能な ガラス中にSr Oを含有せしめるとともに、フィラーと・ して、Al 2O3、Mg Si O3、Al N、Mg Ti O3の 群から選ばれる少なくとも1種とを組み合わせ、所定の 条件で焼成することによって、セラミックスの開気孔率 を0.3%以下、特に0.2%以下に低減してガラスセ ラミックスの表面を平滑にできる結果、その表面にC u、Ag およびAuの群から選ばれる少なくとも1種の 低抵抗金属を含有する、例えば、配線幅75μm以下、 配線間の間隔が75μm以下の微細で低抵抗な薄膜配線 層を均一な厚みで精度よく形成できる。すなわち、絶縁 基板3 の開気孔率が0 . 3 %を越えると、Cu 、Ag ま たはAuを含有する薄膜配線層の位置精度が低下して、 微細配線ができないとともに、配線層の厚みがばらつ き、配線層内を伝送する信号のインピーダンス特性が悪 化し、高周波信号の伝送特性が劣化する。

【0020】また、セラミックスの研磨工程を省いて生産性を高め、工程を簡略化するため、ガラスセラミックスの焼肌面での表面粗さ(Ra)が0.1 μm以下、特に0.05 μm以下であることが望ましい。

5

【 0021】なお、ガラスセラミックス中のボイドを低 減して開気孔率を小さくするため、髙周波帯での誘電損 失を低減するために、ガラス中のアルカリ 金属、Ba 〇、B2〇3の含有量が、酸化物換算でそれぞれ5 重量% 以下、特に1 重量%以下であることが望ましい。 【0022】また、本発明によれば、上記ガラスに対し て、フィラーとして少なくともAl 2O3、Mg Si O₃、Al N、Mg Ti O₃の群から選ばれる少なくとも 1 種を、望ましくは5 ~60 重量%、特に10~50 重 量%、さらに30~40重量%の割合で添加、分散させ 10 るが、ガラスとの濡れ性を高めて焼結性を高める点、ボ イド発生の抑制、セラミックスの高強度化、低誘電損失 化の点で、その平均粒径は2~10 μm、特に3~7 μ mであることが望ましく、その形状は球状でもよいが、 高強度化、低誘電損失化の点で針状あるいは板状のアス ペクト 比が3 以上の異方性粒子であってもよい。

【 0023】なお、上記フィラーを含有させないとボイドの発生率の増加、セラミックスの磁器強度の低下という問題がある。

【 0024】また、多層配線層Yにおける薄膜金属層1は、Cu、Ag およびAu の群から選ばれる少なくとも 1 種の低抵抗金属を含み、他の成分としてTi、W、M o、Cr、Ni、Ta の群から選ばれる少なくとも 1 種の金属層が複数に積層された構造からなることが望ましい。なお、上記の薄膜金属層1 のうち、配線基板X の表面に直接形成される薄膜金属層1 c 中に接着強度を高めるために0.1 ~3 μ m、特に0.3 ~1.5 μ mの厚みのWもしくはMo を含有する金属層を形成することが望ましく、これによって薄膜金属層の配線基板への密着強度を高めることができる。

【 0025】また、上記W, Mo 含有層は、Wおよび/またはMo を50 重量%以上、特に70 重量%以上含有することが望ましく、特にTi との合金層からなることが望ましい。

【 0026】また、薄膜金属層1cは、Cu層とW,M o 含有層との積層体でもよいが、配線基板X における絶縁基板3との接着力を高める上で、配線基板X 表面に厚さ $0.05\sim0.5~\mu$ mのTi 層を介してW,Mo 含有層を積層し、さらに主導体層として厚さ $1\sim10~\mu$ mの Cu 含有層を形成し、全体として $1.5\sim15~\mu$ mの厚 40 みとすることが望ましい。また、絶縁膜2との密着性を高める上で絶縁膜と接触する表面にCr 層を形成してもよい。

【 0 0 2 7 】 さらに薄膜金属層1 a , 1 b としては、少なくとも1~1 0 μmのC u 、Ag およびA u の群から選ばれる少なくとも1種の金属層を含み、さらに、T i 、W、Mo、Cr、Ni、Taの群から選ばれる少なくとも1種の金属層を具備することが望ましく、特に、C u 層と絶縁膜2 との間にCr 層を介在させることによって絶縁膜2 の接着力を高めることができる。また、同 50

様に薄膜金属層1 a 、1 b の厚みは1.5~15 μmが 適当である。

【0028】また、多層配線層Yにおける絶縁膜2としては、ポリイミド系、エポキシ系の有機高分子材料などが用いることができるが、とりわけ、ポリイミド系有機高分子材料を用いることによって、ポリイミド系の有機高分子材料の線熱膨張係数が約20ppm/℃であるために、絶縁基板3と絶縁膜2と線熱膨張係数差が小さくなることによって、絶縁基板3がアルミナセラミックスの場合に比べ、線熱膨張係数差によって発生する配線基板の反りを低減させることができる。この絶縁膜2の厚みは、1~10μmであることが適当である。

【0029】図1 における半導体素子収納用パッケージAは、少なくとも1 層の絶縁基板3 からなる配線基板Xとその表面に形成された多層配線層Yとから構成されている。このパッケージAの表面には、半導体素子4 が搭載されており、半導体素子4 はその下面に形成された電極端子5とパッケージA表面の配線層と電気的に接続されている。また、パッケージAの下面には、図2 に示すように、外部回路基板Bへ電気的に接続するための接続端子6 が設けられており、外部回路基板B表面の配線導体と電気的に接続されることによってパッケージAは外部回路基板Bに実装される。

【0030】なお、通常、上記の電極端子5や接続端子6は、半田などのロウ材によって形成されることが望ましく、パッケージAが図1のようなBGA型パッケージの場合には、接続端子6は半田ボールによって形成される。

【 0 0 3 1 】また、外部回路基板Bは、例えば、少なくとも有機樹脂を含む絶縁材料からなり、具体的には、ガラスーエポキシ系複合材料からなり、一般には線熱膨張係数が1 3 ~1 6 p p m/℃のプリント基板等が用いられ、この絶縁基板の表面にCu、Au、Al、Ni、Pb-Snなどの金属導体からなる配線が形成されている。

【0032】また、パッケージAの裏面には外部回路基板Bとの接続用のメタライズパッド7が形成されており、多層配線層Y最表面の薄膜金属層1aとは、多層配線層Y内の薄膜金属層1b、1cや絶縁基板3を貫通して形成されたビアホール導体8を介して電気的に接続されている。

【 0033】(配線基板の製造方法)上記のガラスセラミックスを用いてビアホール導体8 やメタライズパッド7を有する配線基板を作製するには、まず、例えば、平均粒径1~ 10μ mの上記のガラス成分を40~95重量%、特に50~90重量%、さらに60~70重量%と平均粒径2~ 10μ mのフィラー成分を5~60重量%、特に10~50重量%、さらに30~40重量%との混合物に適当な成形の有機樹脂バインダーを添加した後、所望の成形手段、例えば、金型プレス、冷間静水圧

プレス、射出成形、押出し成形、ドクターブレード法、 カレンダーロール法、圧延法等により、任意の形状に成形 する。特にグリーンシートを作製するには、ドクターブ レード法が好適である。

【 0034】次に、このセラミックグリーンシートにビ アホール導体8を形成するための貫通穴を形成してその 貫通穴内に、特に飼または銀を主成分とする導体ペース ト を充填するとともに、導体ペースト をスクリ 一ン印刷 法等によって、メタライズパッド 7 のパターンを形成す る。そして、必要に応じて上記と同様にしてメタライズ 10 配線層やビアホール導体を形成したグリーンシートを積 層する。

【0035】また、メタライズ配線層の形成方法は上記 印刷法に限定されるものではなく、表面に形成した所定 の配線パターンの金属箔を形成した転写フィルムを前記 グリーンシート 表面に転写することによって形成するこ ともできる。

【0036】次に、上記の成形体の焼成するにあたり、 まず、成形のために配合したバインダー成分を除去す る。バインダーの除去は、700℃前後の大気雰囲気中 *20* で行われるが、導体材料として例えばCuを用いる場合 には、100~700℃の水蒸気を含有する窒素雰囲気 中で行われる。この時、成形体の収縮開始温度は700 ~850℃程度であることが望ましく、かかる収縮開始 温度がこれより低いとバインダーの除去が困難となるた め、成形体中の結晶化ガラスの特性、特に屈伏点を前述 したように制御することが必要となる。

【 0037】そして、800~1000℃の酸化性雰囲 気または非酸化性雰囲気中で0.2~5時間、特に0. 5~2 時間焼成することによって、焼成後のガラスセラ 30 ミックスの開気孔率0.3%以下、特に0.2%以下、 また、ガラスセラミックス内部の気孔率3%以下、特に 1%以下となる。すなわち、上記焼成温度が800℃よ り低いか、焼成時間が0.2時間より短いと、ガラスセ ラミックスを緻密化することができず開気孔率が多くな り、逆に焼成温度が1000℃を越えるか、焼成時間が **5 時間より 長いと、ガラスセラミックス中のボイド が再** 度多くなるためである。

【0038】なお、上記焼成についてはCu等の導体材 料と同時焼成する場合には、導体材料が酸化しない、窒 40 【0042】 素、窒素/水素混合雰囲気などの非酸化性雰囲気中で焼 成される。これによって、メタライズパッド7及びピア ホール導体8 を有する配線基板X が得られる。

【0039】なお、上記のようにして作製されるガラス

セラミックス中には、ガラス成分から生成した結晶相、 ガラス成分とフィラー成分との反応により 生成した結晶 相、あるいはフィラー成分、あるいはフィラー成分が分 解して生成した結晶相等が存在し、これらの結晶相の粒 界にはガラス相が存在する。

(多層配線層) 本発明によれば、上記の絶縁基板3の表 面に、多層配線層Yを形成する。この多層配線層Yは以 下の工程によって形成される。

- (1) 配線基板X の上面全面に、所定の金属からなる薄 膜金属層をスパッタリング法、イオンプレーティング 法、真空蒸着法等の薄膜法によって異なる蒸着源を用い ながら複数の金属層からなる薄膜金属層を1.5~15 μmの厚みで成膜する。次に、この薄膜上に感光性フォ トレジストを一面に塗布する。そして周知のフォトリソ グラフィー技術により エッチングマスクを作成し、薄膜 金属層の一部を酸性エッチング液、あるいは反応ガス (CC14、BC13)を用いた反応性イオンドライエ ッチングにより 不要部の薄膜金属層を除去して所定パタ ーンの薄膜金属層1 c を得る。この後、エッチングマス クを剥離により除去する。
- (2) 次に、薄膜金属層1 c の上に、ポリイミド 系など の有機高分子絶縁材料からなる絶縁膜2を形成する。例 えば、有機高分子材料のポリマー溶液を配線基板X 上面 にスピンコーティング法などによって均一に塗布し、有 機高分子材料が硬化する温度に加熱する。
- (3)次に、従来から周知のフォトリソグラフィー技術 を用いて上下の薄膜金属層を接続するための接続用スル ーホールを形成する。

【 0040】以上の(1)(2)(3)の工程を繰り返 し実施することによって、所定の複数層の薄膜金属層お よび絶縁膜を形成することができ、これによって本発明 の多層配線基板を作製することができる。

【0041】なお、この多層配線基板には、適宜外部回 路基板と電気的に接続するための接続端子を取り付け、 また、多層配線基板に対して、シリコンなどの半導体素 子を準備し、多層配線基板の上面に設けられた接続パッ ドに半導体素子の電極端子が接続されるように位置合わ せし、周知のフリップチップ接続法により半田などによ って実装される。

【 実施例】 本発明の多層配線基板の効果を確認すべく、 以下のようにして評価用の多層配線基板を作製した。ま ず、下記組成のガラスを準備した。

ガラスA:Si O250.2 重量%-Al 2O35.0 重量%-

Mg O16.1重量%-Ca O15.1重量%-

Sr O1 3.6 重量%

ガラスB: Si O247.5 重量%-Al 2O34.9 重量%-

Mg O16.1 重量%-Ca O11.5 重量%-

Sr O20 重量%

ガラスC: Si O210.4 重量%-Al 2O32.5 重量% -B₂O₃45.3 重量%-Z_nO₃5.2 重量%

-Li 2O6.6 重量%

ガラスD: Si O250 重量%-Al 2O35.5 重量%-

Mg O1 8.5 重量%-Ca O2 6 重量%

上記ガラスに対して、表1に示す組成物をプレス成形し てドクターブレード 法によって成形体を作製し、この成 形体を700℃のN2+H2O中で脱バインダー処理した 後、窒素雰囲気中で表1の条件で焼成して絶縁基板用の セラミックスを作製した。

【0043】このセラミックスについて、アルキメデス 法に基づき開気孔率を測定し、また、誘電率、誘電損・ 失、抗折強度、熱膨張係数を以下の方法で評価した。 【0044】誘電率、誘電損失については、直径2~7 mm、厚み2~2.5 mmの形状に切り出し、60GH z にてネットワークアナライザー、シンセサイズドスイ ーパーを用いて誘電体円柱共振器法により行った。 測定 * *では、NRDガイド(非放射性誘電体線路)で、誘電体 共振器の励起を行い、TE 021またはTE 031モードの共 振特性より、誘電率、誘電損失を算出した。

【 0045】また、試料を幅4 mm×厚さ3 mm×長さ 10 70 mmの形状に切り出し、JISC-2141の規定 に基づいて3点曲げ試験を行った。さらに、室温から4 00 ℃における 熱膨張曲線をとり、熱膨張係数を算出し た。また、磁器の焼肌面の表面粗さ(Ra)を表面粗さ 計にて測定し、表1に示した。

[0046]

【 表1 】

C-0 #1	算料				焼成	焼成	開気	表面粗	15	誘電損	強度	熟數長
以料		カラス フィラー			温度	時間	孔率	ਰR∎	T	失(x	(MPa	係数(×
No.	種類	重量%	種類	型型¥	6	(hr)	(%)	(m m)	平	10)	10 1/C)
* 1	A	100	-	_	950	1	0.9	0.2	7.4	40	180	9.1
2	A	90	AlzOs	10	950	1	0.3	0.1	8.1	9	220	8.0
3	A	80	Al ₂ O ₅	20	950	1	0.3	0.07	82	7	250	7.7
4	A	75	Al ₂ O ₈	25	850	1	0.2	0.05	8.2	7	270	7.7
5	A	60	Al ₂ O ₃	40	850	1	0.2	D.1	8.3	8	320	7.6
8	A	45	Al ₂ O ₃	55	950	1	0.3	0.1	8.5	10	190	7.8
* 7	A	35	Al ₂ O ₃	65	950	2	8	2	7.8	40	110	7.1
8	A	75	McSiO.	25	950	1	0.3	0.1	7.4	7	230	8,1
9	+	75	MeTiO.	25	950	1	0.3	0.1	9.5	10	250	10.0
10		75	AIN	25	950	1	0.3	0.1	7.9	10	260	7.6
+ 11	_	75	AlzOa	25	800	0.1	3 ·	1	7.2	100	150	7.4
1:	2 A	75	Al ₂ O ₈	25	900	1	0.2	0.09	7.5	19	300	7.7
1:	3 A	75	Al ₂ O ₃	25	950	3	0.1	80.0	7.8	9	310	7.8
+ 1/	4 4	75	Al ₂ O ₈	25	950	10	4	1.5	7.3	55	140	7.2
1	5 B	75	Al ₂ O ₃	25	950	0.5	0.2	0.05	7.9	10	300	7.9
1	_	75	MgSiO,	25	930	0.5	0.3	e0.0	72	9	280	7.8
1	4	75	MgTiO ₂	25	950	0.5	0.2	0.1	9.5	11 .	280	10.4
1		75	AIN	25	950	0.5	0.3	0.1	7.5	10	290	B.2
1		55	Al ₂ O ₈	45	850	1	0.5	0.2	8.2	80	190	7.2
2		75	Al ₂ O ₃	25	850	0.1	2.5	0.5	7.2	60	140	7.0

(4个完外以和四升以344至小)。

【 0047】また、表1における各原料組成物を用い て、ドクターブレード 法により 厚み500 μmのグリー ンシートを作製し、このシートにビアホールを形成し、 Cuメタライズペーストをスクリーン印刷法に充填し、 さらにメタライズパッド のパターンをスクリーン印刷で 塗布した。

【0048】そして、メタライズペーストが塗布、充填 されたグリーンシートをスルーホールの位置合わせを行 いながら6枚積層し圧着した。この積層体を700℃で N2+H2O中で脱パインダー後、表1と同じ条件で焼成 して配線基板を作製した。

【0049】また、上記配線基板の絶縁基板表面に、真 空蒸着法によって、Ti 層を0.2 μmの厚さで形成し た後、種々のTi W, Ti Mo, Ni, Cr, Ta の種 々の金属層を厚み10 μmで形成した後、Cu層を3 μ mの厚みで形成した。なお、Ti WおよびTi Mo の合 50 の評価用パッドを20 個形成して各パッドのシート抵抗

金層中のW、Mo 含有量は9 0 重量%である。

【0050】その後、この薄膜金属層に感光性フォトレ ジストを一面に塗布し、フォトリソグラフィー技術によ りエッチングマスクを作成し、薄膜層の一部を酸性エッ チング液により 不要部の薄膜を除去して、大きさが1 × 40 1 mmの評価用パッドを形成した。

【0051】そして、このパッドに対して、Cuからな るピンを半田付けして、-40℃と125℃の各温度に 制御した恒温槽に配線基板を15分/15分の保持を1 サイクルとして100サイクルの熱サイクルを施した後 に、このピンを垂直に引き上げ、半田もしくは薄膜金属 層が離れた時の強度を薄膜金属層の接着強度として評価 し、その結果を表2に示した。

【0052】また、上述と同様の方法により、絶縁基板 表面に長さ30.0mm、幅3.0mm、厚さ20 μm を測定し、その平均値をシート抵抗として算出した。

【0053】さらに、表1のガラスセラミックスの下面 全面に銅ペーストを用いてガラスセラミックスとの同時 焼成により 形成したグランド 層を設けるとともに、上述 と同様にして、ガラスセラミックスの上面に厚み150 μmの上面に配線幅260 μm、厚み10 μm、長さ1 0、20、30 µmの薄膜配線層(インピーダンス50 Q) を形成したマイクロストリップ線路3 種を形成し、 入力端子から110GHz の信号を入力し、透過した伝 送信号強度をネットワークアナライザによって測定し、 配線層の長さと信号強度の関係から最小二乗法によって 薄膜配線層の伝送損失S 21を評価した。

[0054] 【 表2 】

試料 No.	接着強 度(MPa)	伝送損失 S _{t1}			
+ 1	19.6	-2.0			
2	>30.0	-1.4			
3	>30.0	-1.4			
4	>30.0	-1.4			
5	>30.0	-0.7			
6	18.7	-0.9			
* 7	14.7	-3.0			
8	26.5	~0.5			
8_	24.5	-0.7			
10	22.5	-0.6			
* 11	5.0	-4.5			
12	24.5	-1.1			
1.3	>30.0	~0.7			
* 14	5.0	-3.0			
15	27.5	-0.8			
16	>30.0	-0.7			
17	>30.0	-0.9			
18	>30.0	-0.8			
* 18	17.5	-1.9			
* 20	15.0	-3.5			

【 0055】表2の結果から明らかなように、本発明に 従い、所定のガラスとディオプサイド型酸化物結晶相と 所定のフィラーとを含有するガラスセラミックスを絶縁 基板として用いた試料No.2~6、8~10、12、 13、15~18では、磁器の誘電損失が低くなり、ま た、薄膜配線層の伝送損失が-1.5dB/cmより小 さくなった。さらに、接着強度が22.5 MP a 以上と 高い強度が得られた。

*印は本発明の範囲外の試料を示す

【0056】これに対して、フィラーを添加しない試料 40 No. 1、ガラス量が40重量%より少ない試料No. 7、ガラスセラミックスの焼成時間が0.2時間より短 い試料No. 11、5 時間より長い試料No. 14で

は、いずれも磁器の開気孔率が0.3%を越え、信号の 伝送損失が-2 d B/c m以上悪くなった。

【0057】また、ディオプサイド型酸化物結晶相を析 出しないガラスを用いた試料No.19、ディオプサイ ド型酸化物結晶相を析出するもののSr Oを含まないガ ラスを用いた試料No. 20では、開気孔率が2%より も多く伝送損失の大きなものであった。

[0058]

【発明の効果】以上詳述したように、本発明によれば、 Si O2、Al 2O3、Mg O、Sr OおよびCa Oを含 むディオプサイド型酸化物結晶相を析出可能なガラス と、フィラーとして少なくともAl 2O3、Mg Si O3、A1 N、Mg Ti O3の群から選ばれる少なくとも 1種との混合物を、成形後、焼成して、Si O2、Al 2 O3、Mg O、Sr OおよびCa Oを含むガラス相とデ ィオプサイド型酸化物結晶相と、少なくともA1 2〇3、 Mg Si O3、Al N、Mg Ti O3の群から選ばれる少 なくとも1種を含有するボイドの少ない絶縁基板表面に 薄膜配線層を形成することによって、磁器の誘電損失が 20 小さいとともに磁器表面のボイド率を低下させることが できることから、微細で、低抵抗で、良好なインピーダ ンス特性を有し、髙周波信号の導体損失を低減すること ができる薄膜配線層を形成することができる。

【図面の簡単な説明】

【 図1 】本発明の多層配線基板の応用の一例である半導 体素子収納用パッケージの多層配線層の構造を説明する ための一部拡大断面図である。

【 図2 】図1 のパッケージを外部回路基板への実装構造 の一実施例を示した概略断面図である。

30 【 符号の説明】

A・・ パッケージ

B・・外部回路基板

X 配線基板

Y 多層配線層

1a, 1b, 1c 薄膜金属層

- 絶縁膜
- 絶縁基板
- 半導体素子
- 電極端子 5
- 接続端子 6
- メタライズパッド 7
- ビアホール導体 8

This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS
☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
☐ FADED TEXT OR DRAWING
BLURRED OR ILLEGIBLE TEXT OR DRAWING
☐ SKEWED/SLANTED IMAGES
☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
GRAY SCALE DOCUMENTS
☐ LINES OR MARKS ON ORIGINAL DOCUMENT
☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

☐ OTHER: _____